

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平6-140733

(43)公開日 平成6年(1994)5月20日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	FI	技術表示箇所
H 0 5 K 1/11	C	7511-4E		
H 0 1 L 21/60	3 1 1 S	6918-4M		
H 0 5 K 3/24	A	7511-4E		
3/34	H	9154-4E		

審査請求 未請求 請求項の数2(全 5 頁)

(21)出願番号 特願平4-291299

(22)出願日 平成4年(1992)10月29日

(71)出願人 000006633

京セラ株式会社

京都府京都市山科区東野北井ノ上町5番地の22

(72)発明者 日高 之洋

鹿児島県国分市山下町1-1 京セラ株式会社鹿児島国分工場内

(72)発明者 岩田 康稔

鹿児島県国分市山下町1-1 京セラ株式会社鹿児島国分工場内

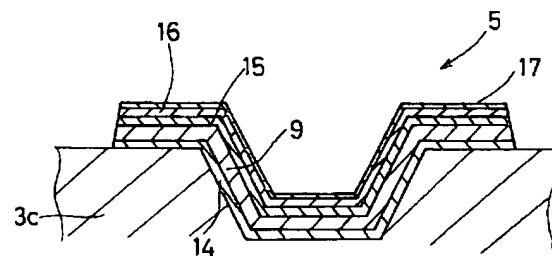
(74)代理人 弁理士 小野 由己男 (外1名)

(54)【発明の名称】 回路基板及びその製造方法

(57)【要約】

【目的】 搭載部と入出力パッドの両方に十分なメッキ処理を施す。

【構成】 多層回路基板は、入出力側端子と、第4薄膜配線層9を表面に有するセラミック基板と、樹脂絶縁層と、入出力端子上に形成された入出力パッドと、はんだバンプを介して半導体素子が搭載される、第4薄膜配線層9に設けられたバンプ搭載部5とを備えている。バンプ搭載部5は、第4薄膜配線層上にスパッタリング法により形成されたニッケルスパッタ層15と、ニッケルスパッタ層15上に無電解ニッケルメッキ法により形成された第3ニッケルメッキ層16とを含んでいる。



【特許請求の範囲】

【請求項1】入出力端子と配線層を表面に有する絶縁体と、前記入出力端子上に形成された入出力パッドと、はんだバンプを介して半導体素子が搭載される、前記配線層に設けられた搭載部とを備えた回路基板において、前記入出力パッドは、前記入出力端子上に形成された第1ニッケルメッキ層と、前記第1ニッケルメッキ層上に無電解ニッケルメッキ法により形成された第2ニッケルメッキ層とを含んでおり、前記搭載部は、前記配線層上にスパッタリング法により形成されたニッケルスパッタ層と、前記ニッケルスパッタ層上に無電解ニッケルメッキ法により形成された第3ニッケルメッキ層とを含んでいることを特徴とする回路基板。

【請求項2】入出力端子を表面に有する絶縁体を準備する準備行程と、前記入出力端子に第1ニッケルメッキ層を形成する第1メッキ行程と、前記絶縁体に配線層を形成するとともに、前記配線層上にスパッタリング法によりニッケルスパッタ層を形成するスパッタリング行程と、無電解ニッケルメッキ法により、前記第1ニッケルメッキ層上に第2ニッケルメッキ層を形成し、同時に前記ニッケルスパッタ層上に第3ニッケルメッキ層を形成する第2メッキ行程と、を含む回路基板製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は回路基板及びその製造方法に関し、特に、はんだバンプを介して半導体素子が搭載される回路基板及びその製造方法に関する。

【0002】

【従来の技術】半導体素子を搭載する多層回路基板等は、一主面に半導体素子側のはんだバンプが接合される搭載部と、他主面側に外部電気基板と電気的に接続される入出力パッドとを有している。搭載部は、例えば銅からなる薄膜配線層上に形成されたニッケルと金メッキ層とから構成されている。また、入出力パッドは、タングステン又はモリブデン等からなる厚膜配線層の入出力端子上に形成された、2層のニッケルメッキ層から構成されている。搭載部のニッケルメッキ層と入出力パッドの2層目のニッケルメッキ層とは、無電解メッキ法により同時に形成される。

【0003】

【考案が解決しようとする課題】前記従来の回路基板では、同時無電解ニッケルメッキを行うと、ニッケルメッキ層上のメッキ形成が優先的に行われ、薄膜配線層に無メッキの部分が生じてしまう。これは、ニッケルと銅とで表面電位が異なっているからである。薄膜配線層に無メッキの部分が生じると、搭載部の接合強度が低下す

る。

【0004】本発明の目的は、回路基板の搭載部と入出力パッドの両方に十分なメッキ層を形成することにある。

【0005】

【課題を解決するための手段】第1の発明に係る回路基板は、絶縁体と、入出力パッドと、搭載部とを備えている。前記絶縁体は、入出力端子と配線層を表面に有している。前記入出力パッドは、入出力端子上に形成されている。前記搭載部は、はんだバンプを介して半導体素子が搭載されるものであり、配線層に設けられている。前記入出力パッドは、入出力端子上に形成された第1ニッケルメッキ層と、第1ニッケルメッキ層上に無電解ニッケルメッキ法により形成された第2ニッケルメッキ層とを含んでいる。前記搭載部は、配線層上にスパッタリング法により形成されたニッケルスパッタ層と、ニッケルスパッタ層上に無電解ニッケルメッキ法により形成された第3ニッケルメッキ層とを含んでいる。

【0006】第2の発明に係る回路基板製造方法は、準備行程と、第1メッキ行程と、スパッタリング行程と、第2メッキ行程とを含んでいる。前記準備行程では、入出力端子を表面に有する絶縁体を準備する。前記第1メッキ行程では、入出力端子に第1ニッケルメッキ層を形成する。前記スパッタリング行程では、配線層を形成するとともに、前記配線層上にスパッタリング法によりニッケルスパッタ層を形成する。前記第2メッキ行程では、無電解ニッケルメッキ法により、第1ニッケルメッキ層上に第2ニッケルメッキ層を形成し、同時にニッケルスパッタ層上に第3ニッケルメッキ層を形成する。

【0007】

【作用】第1の発明に係る回路基板では、入出力パッドの第2ニッケルメッキ層と搭載部の第3ニッケルメッキ層は、無電解ニッケルメッキ法により同時に形成することが可能である。このとき、配線は、予めその上にはスパッタリング法によりニッケルスパッタ層が形成されているために、入出力パッドの第1ニッケルメッキ層とほぼ同一の表面電位を有している。その結果、入出力パッドの第2ニッケルメッキ層と搭載部の第3ニッケルメッキ層とは共に均一に形成され、いずれにも無メッキの部分が生じにくい。

【0008】第2の発明に係る回路基板製造方法では、スパッタリング行程で配線層にニッケルスパッタ層が形成されている。したがって、第2メッキ行程で第2ニッケルメッキ層と第3ニッケルメッキ層とを同時に形成するときに、第1ニッケルメッキ層とニッケルスパッタ層とがほぼ同一の表面電位を有するために、第2ニッケルメッキ層と第3ニッケルメッキ層とは共に均一に形成され、いずれにも無メッキの部分が生じにくい。

【0009】

【実施例】図1は、本発明の一実施例としての多層回路

3

基板1を示している。多層回路基板1は、主に、セラミック基板2と、セラミック基板2上に積層されたポリイミドからなる樹脂絶縁層3と、セラミック基板2の下面に形成された入出力パッド4と、樹脂絶縁層3の上面に形成されたパンプ搭載部5とから構成されている。銅からなる第1薄膜配線層6は、セラミック基板2と第1絶縁層3aとの間に形成されている。第2薄膜配線層7は、第1絶縁層3aと第2絶縁層3bとの間に形成されている。第3薄膜配線層8は、第2絶縁層3bと第3絶縁層3cとの間に形成されている。第4薄膜配線層9は、第3絶縁層3c上に形成され、その上にパンプ搭載部5が設けられている。各薄膜配線層は、スルーホールを介して電氣的に接続されている。

【0010】セラミック基板2の内部には、モリブデン、タングステン等からなり、第1薄膜配線層6に電氣的に接続された厚膜配線導体10が形成されている。厚膜配線導体10は、セラミック基板2の下面において露出する入出力端子部10a(図2)を有している。入出力端子部10a上に、入出力パッド4が形成されている。

【0011】図2を用いて入出力パッド4の構造について説明する。入出力パッド4は、入出力端子部10a上に順番に形成された、珪素を含む第1ニッケルメッキ層11と、リンを含む第2ニッケルメッキ層12と、金メッキ層13とから形成されている。この入出力パッド4を介して、厚膜配線導体10は外部電気回路基板と電氣的に接続され得る。

【0012】図3に示されたパンプ搭載部5は、第4薄膜配線層9上に順番に形成された、ニッケルスパッタ層15と、ニッケルスパッタ層15上に形成された第3ニッケルメッキ層16と、第3ニッケルメッキ層16上に形成された金メッキ層17とから構成されている。第3ニッケルメッキ層16は、入出力パッド4の第2ニッケルメッキ層12と同じくリンを含んでいる。

【0013】第4薄膜配線層9とポリイミドからなる第3絶縁層3cとの間にはクロム密着層14が形成されている。クロム密着層14は、第4薄膜配線層9と第3絶縁層3cとの密着性を向上させるためのものであり、さらに第4薄膜配線層9の銅が第3絶縁層3c内に拡散するのを防止している。次に、多層回路基板1の製造方法について説明する。セラミック基板2は、複数枚のセラミックグリーンシートから形成される。セラミックグリーンシートは、適当な打ち抜き加工が施された後に、タングステン、モリブデン等の高融点金属粉末からなる金属ペーストをスクリーン印刷法で塗布する。次に、複数枚のセラミックグリーンシートを積層してセラミックグリーンシートと積層体を形成し、適当な温度で形成することにより、内部に厚膜配線導体10を含むセラミック

基板2を形成する。

【0014】次に、厚膜配線導体10を有するセラミ

4

ク基板2を、塩化アミンパラジウム2.0g/l、水酸化カリウム50.0g/l、エチレンジアミンテトラアセティックアシッド5.0g/lからなる70℃の活性液中に5分間浸漬させる。すると、厚膜配線導体10の露出部分である入出力端子部10aの表面が活性化される。次に、セラミック基板2を、硫酸ニッケル30.0g/l、クエン酸ナトリウム50.0g/l、酢酸アンモニウム10.0g/l、ジメチルアミンボラン3.0g/lからなる液温60℃のニッケルメッキ液に20分間浸漬させる。すると、第1ニッケルメッキ層11が入出力端子部10aの表面に被着される。この第1ニッケルメッキ層11は、厚膜配線導体10の酸化を防止する。

【0015】次に、セラミック基板2の上面に蒸着、スパッタリング等により薄膜銅層を形成する。続いて、感光性レジストの塗布、現像、エッチング処理を施して、所望のパターンの第1薄膜配線層6を形成する。次に、セラミック基板2上に感光性ポリイミドペーストをスピンコート法で塗布し、ベーク、露光、現像、ベーク処理を連続して施し、窒素雰囲気中で約400℃の炉内で焼成し、第1樹脂絶縁層3aを形成する。第2樹脂絶縁層3b及び第3樹脂絶縁層3cと、第2、第3及び第4薄膜配線層の形成方法は、前述した方法と同様であり、同様な作業を繰り返すことで樹脂絶縁層3が形成される。

【0016】第4薄膜配線層9は、クロムからなる密着層14上に形成される。セラミック基板2の表面に、ニッケルスパッタリングを行う。すなわち、純度99.99%以上のニッケルターゲットを用い、ターゲット印加電流8A、アルゴンガス流量23SCCM、真空度0.5パスカル、ターゲット-基板間距離約60mm、約30分間の条件でスパッタリングを行う。このとき形成されるニッケルスパッタ層は、厚みが0.1~1.0μm範囲内にあることが好ましい。続いて、周知のレジスト加工及びエッチング処理を行い、所望のニッケルスパッタ層15を得る。

【0017】セラミック基板2に無電解メッキ処理を行う。すなわち、セラミック基板2を、塩化アミンパラジウム2.0g/l、水酸化カリウム50.0g/l、エチレンジアミンテトラアセティックアシッド5.0g/lからなる70℃の活性液中に5分間浸漬させて、第1ニッケルメッキ層11とニッケルスパッタ層15とを活性化させる。このセラミック基板2を塩化ニッケル16.0g/l、次亜リン酸ナトリウム24.0g/l、コハク酸ナトリウム16.0g/l、リンゴ酸18.0g/lからなる、液温90℃のニッケルメッキ浴中に10分程度浸漬させる。この結果、パンプ搭載部5上には第3ニッケルメッキ層16が、入出力パッド4の第1ニッケルメッキ層11上には第2ニッケルメッキ層12が同時に形成される。このとき、両箇所において下地となる部分はニッケルからなるために、電位が等しくなっている。

5

そのため、両者には均一にメッキが形成され一方に無メッキが発生するのが防止されている。

【0018】最後に、第3ニッケルメッキ層16及び第2ニッケルメッキ層12の表面に同時にそれぞれ金メッキ層17及び金メッキ層13を形成する。具体的には、セラミック基板2を、シアン化金カリウム5.0g/l、クエン酸カリウム50.0g/l、エチレンジアミンテトラアセチクアシド5.0g/lからなる、液温90℃の一次金メッキ浴中に5分間浸漬させて一次金メッキを形成する。その後、セラミック基板2を、シアン化金カリウム5.0g/l、シアン化カリウム10.0g/l、クエン酸カリウム50.0g/l、水酸化カリウム15.0g/l、ジメチルアミンボラン20.0g/lからなる、液温70℃の二次金メッキ浴中に30分間浸漬させて、金メッキ層17及び金メッキ層13を同時に形成する。

【0019】この実施例では、入出力パッド4とバンパ搭載部5との両方でニッケルメッキ処理を同時に行うことができる。従来例では、別々にニッケルメッキ層を形成する必要があるために、まず入出力パッド側を有機レジスト膜等でコートし、薄膜配線層側にニッケル、金メッキ層を形成する。次に入出力パッド側の有機レジスト膜を剥離し、薄膜配線層を有機レジスト膜等でコートし、入出力パッド側にニッケル、金メッキ層を形成する。この製造方法では、入出力パッド側とバンパ搭載部との両方で有機レジスト膜コート及びその剥離といった行程が必要であり、さらにニッケルメッキ層の形成は2回も行わなければならないために、行程数が増えて作業が煩雑になっている。さらに、入出力パッド部分では、第1ニッケルメッキ層上に有機レジスト膜コートを形成するために、剥離後に有機レジスト残滓が第2ニッケルメッキ層の密着度を低下させることがある。本発明に係る多層回路基板1では、ニッケルメッキ層の同時形成が可能となっているために、以上のような不具合は生じない。

【0020】本願出願人は、それぞれ入出力パッドを500個有する基板10000枚について従来技術と本発明を採用したものとの無メッキ率を比較してみた。従来技術では無メッキの入出力パッドは0.9%の基板に発生したが、本発明が採用された基板では入出力パッドの無メッキを有する基板は皆無であった。

〔他の実施例〕前記実施例ではセラミック基板上に複数の樹脂絶縁層が形成された多層回路基板を本発明の一実施例として説明したが、図4に示すような、セラミック基板上に単層の薄膜配線層が形成されたものにも本発明を採用できる。図4に示す薄膜単層回路基板21は、セラミック基板22と、セラミック基板22の下面に露出する入出力パッド24と、はんだバンパを介して図示し

6

ない半導体素子が搭載される、セラミック基板22の上面に形成されたバンパ搭載部25とから主に構成されている。セラミック基板22内には、上下に延びる厚膜配線導体30が形成されている。厚膜配線導体30により、入出力パッド24とバンパ搭載部25とは電氣的に接続されている。なお、セラミック基板22の上面には、厚膜配線導体30に接続された薄膜配線層29が形成されている。前述したバンパ搭載部25は、薄膜配線層29上に形成されている。

10 【0021】この実施例においては、入出力パッド24とバンパ搭載部25との構造は、前記実施例と同様である。そのため、製造行程においてもまた製造後の製品においても、前記実施例と全く同様な効果が得られる。

【0022】

【発明の効果】第1の発明に係る回路基板では、ニッケルスパッタ層が予め搭載部側に形成されているため、入出力パッドの第2ニッケルメッキ層と搭載部の第3ニッケルメッキ層とは無電解メッキ法で均一に形成され、い

20 【0023】第2の発明に係る回路基板製造方法では、スパッタリング行程で配線層にニッケルスパッタ層を形成する。したがって、第2メッキ行程で第2ニッケルメッキ層と第3ニッケルメッキ層とを無電解メッキ法で同時に形成するときに、両者は均一に形成され、共に無メッキの部分が生じにくい。

【図面の簡単な説明】

【図1】本発明の一実施例としての多層回路基板の縦断面図。

【図2】図1の拡大部分図。

30 【図3】図1の拡大部分図。

【図4】本発明の他の実施例としての単層薄膜回路基板の縦断面概略図。

【符号の説明】

1 多層回路基板

4 入出力パッド

5 バンパ搭載部

9 第4薄膜配線層

10a 入出力端子部

11 第1ニッケルメッキ層

40 12 第2ニッケルメッキ層

15 ニッケルスパッタ層

16 第3ニッケルメッキ層

21 単層薄膜回路基板

22 セラミック基板

24 入出力パッド

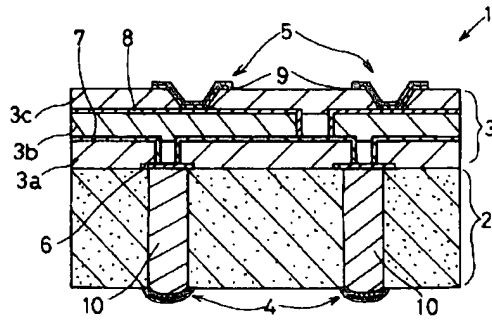
25 バンパ搭載部

29 薄膜配線層

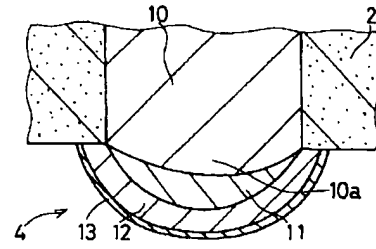
(5)

特開平6-140733

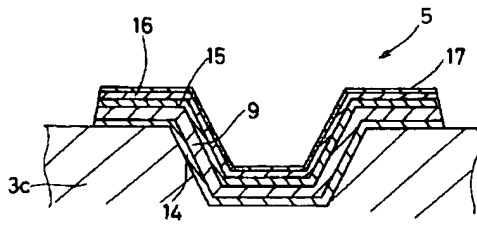
【図1】



【図2】



【図3】



【図4】

